

**Family list****14** family members for:**JP11074073**

Derived from 10 applications.

- 1 Active matrix display**  
Publication info: **CN1138457C C** - 2004-02-11  
**CN1242924 A** - 2000-01-26
- 2 Active matrix display device**  
Publication info: **CN1482584 A** - 2004-03-17
- 3 ACTIVE MATRIX DISPLAY**  
Publication info: **DE69824392D D1** - 2004-07-15
- 4 ACTIVE MATRIX DISPLAY**  
Publication info: **DE69824392T T2** - 2005-06-16
- 5 ACTIVE MATRIX DISPLAY**  
Publication info: **EP0961525 A1** - 1999-12-01  
**EP0961525 A4** - 2003-01-22  
**EP0961525 B1** - 2004-06-09
- 6 ACTIVE MATRIX TYPE DISPLAY DEVICE**  
Publication info: **JP11074073 A** - 1999-03-16
- 7 No English title available**  
Publication info: **TW426841 B** - 2001-03-21
- 8 Active matrix display**  
Publication info: **US6359606 B1** - 2002-03-19
- 9 Active matrix display device**  
Publication info: **US6734839 B2** - 2004-05-11  
**US2002089497 A1** - 2002-07-11
- 10 ACTIVE MATRIX DISPLAY**  
Publication info: **WO9912394 A1** - 1999-03-11

---

Data supplied from the *esp@cenet* database - Worldwide

DIALOG(R)File 347:JAPIO

(c) 2006 JPO & JAPIO. All rts. reserv.

06132535      \*\*Image available\*\*

ACTIVE MATRIX TYPE DISPLAY DEVICE

PUB. NO.:      **11-074073** [JP 11074073 A]

PUBLISHED:      March 16, 1999 (19990316)

INVENTOR(s): YUDASAKA KAZUO

APPLICANT(s): SEIKO EPSON CORP

APPL. NO.:      09-234921 [JP 97234921]

FILED:              August 29, 1997 (19970829)

INTL CLASS:      H05B-033/04; G09F-009/30; H05B-033/26

ABSTRACT

PROBLEM TO BE SOLVED: To provide an active matrix type display device in which a thin-filmed luminous element can be protected from water or the like with a simple structure.

SOLUTION: This active matrix type display device is equipped with a thin-filmed luminous element 40, which is equipped with a picture element electrode 41, an organic semiconductor film 43 laminated on the upper layer side of the picture element electrode 41, and an opposed electrode op formed on the upper layer side of the organic semiconductor film 43, on each picture element. A protective film 60, which covers the roughly whole surface of a substrate, is formed on the upper layer of the opposite electrode op, and invasion of water or oxygen is prevented by the protective film 60 to thereby prevent deterioration of the thin-filmed luminous element 40.

COPYRIGHT: (C)1999,JPO

(19) 日本国特許庁 ( J P )

(12) 公開特許公報 ( A )

(11) 特許出願公開番号

特開平11-74073

(43) 公開日 平成11年(1999) 3月16日

(51) Int. Cl. <sup>6</sup>	識別記号	F I
H05B 33/04		H05B 33/04
G09F 9/30	343	G09F 9/30 343 E
H05B 33/26		H05B 33/26 Z

審査請求 未請求 請求項の数 9 O L (全 9 頁)

(21) 出願番号 特願平9-234921

(22) 出願日 平成 9 年(1997) 8 月29日

(71) 出願人 000002369

セイコーエプソン株式会社  
東京都新宿区西新宿 2 丁目 4 番 1 号

(72) 発明者 湯田坂 一夫

長野県諏訪市大和 3 丁目 3 番 5 号 セイコ  
ーエプソン株式会社内

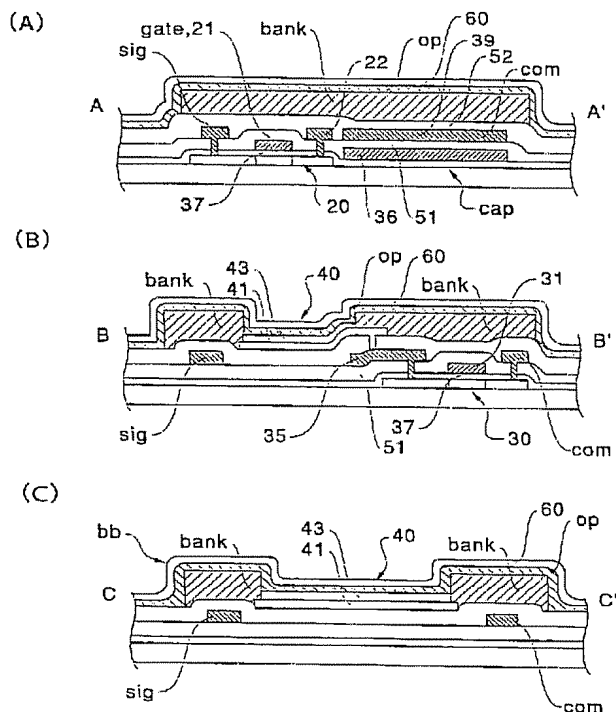
(74) 代理人 弁理士 鈴木 喜三郎 (外 2 名)

(54) 【発明の名称】 アクティブマトリクス型表示装置

(57) 【要約】

【課題】 簡単な構造で薄膜発光素子を水分等から保護することのできるアクティブマトリクス型表示装置を提供すること。

【解決手段】 アクティブマトリクス型表示装置 1 では、各画素 7 に、画素電極 41、該画素電極 41 の上層側に積層された有機半導体膜 43、および該有機半導体膜 43 の上層側に形成された対向電極 op を具備する薄膜発光素子 40 を備えている。対向電極 op の上層には基板の略全面を覆う保護膜 60 が形成されており、この保護膜 60 によって水分や酸素の侵入を防いで薄膜発光素子 40 の劣化を防止する。



## 【特許請求の範囲】

【請求項 1】 基板上に、複数の走査線と、該走査線に交差する複数のデータ線と、該データ線と前記走査線とによってマトリクス状に形成された複数の画素からなる表示部とを有し、該画素の各々は、前記走査線を介して走査信号がゲート電極に供給される薄膜トランジスタを含む導通制御回路と、画素毎に形成された画素電極、該画素電極の上層側に積層された発光薄膜、および該発光薄膜の上層側において少なくとも前記表示部の全面に形成された対向電極を具備する薄膜発光素子とを備え、前記データ線から前記導通制御回路を介して供給される画像信号に基づいて前記薄膜発光素子が発光するアクティブマトリクス型表示装置において、前記対向電極の上層側には、少なくとも当該対向電極の形成領域を覆う保護膜が形成されていることを特徴とするアクティブマトリクス型表示装置。

【請求項 2】 請求項 1 において、前記発光薄膜は、前記対向電極の下層側に前記発光薄膜よりも厚く形成された絶縁膜で区画されていることを特徴とするアクティブマトリクス型表示装置。

【請求項 3】 請求項 1 または 2 において、前記対向電極は、アルカリ金属含有アルミニウム膜から構成されていることを特徴とするアクティブマトリクス型表示装置。

【請求項 4】 請求項 1 ないし 3 のいずれかにおいて、前記保護膜は、絶縁膜から構成されていることを特徴とするアクティブマトリクス型表示装置。

【請求項 5】 請求項 1 ないし 3 のいずれかにおいて、前記保護膜は、シリコン窒化膜から構成されていることを特徴とするアクティブマトリクス型表示装置。

【請求項 6】 請求項 1 ないし 3 のいずれかにおいて、前記保護膜は、高融点金属あるいはその合金から構成されていることを特徴とするアクティブマトリクス型表示装置。

【請求項 7】 請求項 1 ないし 3 のいずれかにおいて、前記保護膜は、純アルミニウム膜、シリコン含有アルミニウム膜、および銅含有アルミニウム膜のうちのいずれかのアルミニウム膜から構成されていることを特徴とするアクティブマトリクス型表示装置。

【請求項 8】 請求項 1 ないし 3 のいずれかにおいて、前記保護膜は、導電膜と絶縁膜の 2 層構造になっていることを特徴とするアクティブマトリクス型表示装置。

【請求項 9】 請求項 1 ないし 8 のいずれかにおいて、前記導通制御回路は、前記走査信号がゲート電極に供給される第 1 の薄膜トランジスタ、および該第 1 の薄膜トランジスタを介してゲート電極が前記データ線に接続する第 2 の薄膜トランジスタを備え、該第 2 の薄膜トランジスタと前記薄膜発光素子は、前記データ線および走査線とは別に構成された駆動電流供給用の共通給電線と前記対向電極との間に直列に接続していることを特徴とす

るアクティブマトリクス型表示装置。

## 【発明の詳細な説明】

## 【 0 0 0 1 】

【発明の属する技術分野】本発明は、有機半導体膜等の発光薄膜に駆動電流が流れることによって発光するエレクトロルミネッセンス素子（以下、EL 素子という。）または発光ダイオード素子（以下、LED 素子という。）などの薄膜発光素子を薄膜トランジスタ（以下、TFT という。）で駆動制御するアクティブマトリクス型表示装置に関するものである。

## 【 0 0 0 2 】

【従来の技術】EL 素子または LED 素子などの電流制御型発光素子を用いたアクティブマトリクス型の表示装置が提案されている。このタイプの表示装置に用いられる発光素子はいずれも自己発光するため、液晶表示装置と違ってバックライトを必要とせず、また、視野角依存性が少ないなどの利点もある。

【 0 0 0 3 】図 4 は、このような電荷注入型の有機半導体薄膜によって発光する EL 素子を用いたアクティブマトリクス型表示装置のブロック図である。この図に示すアクティブマトリクス型表示装置 1 A では、透明基板 1 0 上に、複数の走査線 gate と、該走査線 gate の延設方向に対して交差する方向に延設された複数のデータ線 sig と、該データ線 sig に並列する複数の共通給電線 com と、データ線 sig と走査線 gate とによってマトリクス状に形成された画素 7 とが構成されている。データ線 sig および走査線 gate に対してはデータ側駆動回路 3 および走査側駆動回路 4 が構成されている。各々の画素 7 には、走査線 gate を介して走査信号が供給される導通制御回路 5 0 と、この導通制御回路 5 0 を介してデータ線 sig から供給される画像信号に基づいて発光する薄膜発光素子 4 0 とが構成されている。導通制御回路 5 0 は、走査線 gate を介して走査信号がゲート電極に供給される第 1 の TFT 2 0 と、この第 1 の TFT 2 0 を介してデータ線 sig から供給される画像信号を保持する保持容量 cap と、この保持容量 cap によって保持された画像信号がゲート電極に供給される第 2 の TFT 3 0 とから構成されている。第 2 の TFT 3 0 と薄膜発光素子 4 0 とは、後述する対向電極 op と共通給電線 com との間に直列に接続している。この薄膜発光素子 4 0 は、第 2 の TFT 3 0 がオン状態になったときには共通給電線 com から駆動電流が流れ込んで発光するとともに、この発光状態は保持容量 cap によって所定の期間、保持される。

【 0 0 0 4 】図 5 は、図 4 に示すアクティブマトリクス型表示装置に構成されている画素の 1 つを抜き出して示す平面図である。図 6 (A)、(B)、(C) はそれぞれ、図 5 の A-A' 断面図、B-B' 断面図、および C-C' 断面図である。

【 0 0 0 5 】このような構成のアクティブマトリクス型

表示装置 1 A では、図 5 および図 6 ( A )、( B ) に示すように、いずれの画素 7 においても、島状の半導体膜を利用して同一工程で第 1 の T F T 2 0 および第 2 の T F T 3 0 が形成されている。第 1 の T F T 2 0 は、ゲート電極 2 1 が走査線 g a t e の一部として構成されている。第 1 の T F T 2 0 は、ソース・ドレイン領域の一方に第 1 の層間絶縁膜 5 1 のコンタクトホールを介してデータ線 s i g が電氣的に接続し、他方にはドレイン電極 2 2 が電氣的に接続している。ドレイン電極 2 2 は、第 2 の T F T 3 0 の形成領域に向けて延設されており、この延設部分には第 2 の T F T 3 0 のゲート電極 3 1 が第 1 の層間絶縁膜 5 1 のコンタクトホールを介して電氣的に接続している。第 2 の T F T 3 0 のソース・ドレイン領域の一方には、第 1 の層間絶縁膜 5 1 のコンタクトホールを介して中継電極 3 5 が電氣的に接続し、この中継電極 3 5 には第 2 の層間絶縁膜 5 2 のコンタクトホールを介して薄膜発光素子 4 0 の画素電極 4 1 が電氣的に接続している。

【 0 0 0 6 】画素電極 4 1 は、図 5 および図 6 ( B )、( C ) からわかるように各画素 7 毎に独立して形成されている。画素電極 4 1 の上層側には、有機半導体膜 4 3 および対向電極 o p がこの順に積層されている。対向電極 o p は、少なくとも表示部 1 1 を覆うように形成されている。

【 0 0 0 7 】再び、図 5 および図 6 ( A ) において、第 2 の T F T 3 0 のソース・ドレイン領域のもう一方には、第 1 の層間絶縁膜 5 1 のコンタクトホールを介して共通給電線 c o m が電氣的に接続している。共通給電線 c o m の延設部分 3 9 は、第 2 の T F T 3 0 のゲート電極 3 1 の延設部分 3 6 に対して、第 1 の層間絶縁膜 5 1 を誘電体膜として挟んで対向し、保持容量 c a p を構成している。

【 0 0 0 8 】

【発明が解決しようとする課題】このようなアクティブマトリクス型表示装置 1 A は、透明基板 1 0 自体に対向電極 o p が積層されているので、アクティブマトリクス型液晶表示装置と相違して、対向基板を重ねる必要がないという大きな利点がある。しかし、薄膜発光素子 4 0 は薄い対向電極 o p で覆われているだけなので、対向電極 o p を拡散、透過して有機半導体膜 4 3 に水分や酸素が侵入し、薄膜発光素子 4 0 の発光効率の低下、その駆動電圧の上昇（しきい値電圧の高電圧側へのシフト）、信頼性の低下などを発生させるおそれがある。前記水分や酸素の侵入を防止するため、従来のアクティブマトリクス型表示装置 1 A では、その少なくとも表示部 1 1 を対向基板で覆い、この対向基板の外周を封止する方法がとられていた。しかし、この方法は前述の液晶表示装置に比しての利点を損なうことになる。

【 0 0 0 9 】そこで、本発明の課題は、簡単な構造で薄膜発光素子を水分等から保護することのできるアクティ

ブマトリクス型表示装置を提供することにある。

【 0 0 1 0 】

【課題を解決するための手段】上記課題を解決するため、本発明では、基板上に、複数の走査線と、該走査線と交差する複数のデータ線と、該データ線と前記走査線とによってマトリクス状に形成された複数の画素からなる表示部とを有し、該画素の各々は、前記走査線を介して走査信号がゲート電極に供給される薄膜トランジスタを含む導通制御回路と、画素毎に形成された画素電極、該画素電極の上層側に積層された発光薄膜、および該発光薄膜の上層側において少なくとも前記表示部の全面に形成された対向電極を具備する薄膜発光素子とを備え、前記データ線から前記導通制御回路を介して供給される画像信号に基づいて前記薄膜発光素子が発光するアクティブマトリクス型表示装置において、前記対向電極の上層側には、少なくとも当該対向電極の形成領域を覆う保護膜が形成されていることを特徴とする。

【 0 0 1 1 】本発明では、薄膜発光素子の対向電極の上層側には保護膜が形成されているので、対向電極を拡散、透過してくる水分等から薄膜発光素子を保護することができる。従って、薄膜発光素子において、その発光効率の低下、駆動電圧の上昇（しきい値電圧の高電圧側へのシフト）、信頼性の低下などが発生するおそれがない。また、このような保護膜は、半導体プロセスを利用して容易に形成できるので、アクティブマトリクス型表示装置の製造コストを高めることがない。それ故、薄膜発光素子を用いたアクティブマトリクス型表示装置の利点である対向基板を被せる必要がないという利点をそのままにして、アクティブマトリクス型表示装置の信頼性を向上させることができる。さらに、保護膜で薄膜発光素子を保護するので、対向電極に用いる材料としては、薄膜発光素子の発光効率や駆動電圧などの面からその材質を選択すればよく、薄膜発光素子を保護する性能が高いものに限定されないという利点もある。

【 0 0 1 2 】本発明において、前記発光薄膜は、前記対向電極の下層側に前記有機半導体膜よりも厚く形成された絶縁膜で区画されていることが好ましい。薄膜発光素子を用いたアクティブマトリクス型表示装置では、対向電極は少なくとも表示部の全面に形成され、データ線と対向する状態にあるため、このままではデータ線に対して大きな容量が寄生することになる。しかるに本発明では、データ線と対向電極との間に厚い絶縁膜を介在させたので、データ線に容量が寄生することを防止できる。その結果、データ側駆動回路の負荷を低減できるので、低消費電力化あるいは表示動作の高速化を図ることができる。また、このような絶縁膜を形成すれば、この絶縁膜で区画された領域内に発光薄膜をインクジェット法により形成する際に、前記絶縁膜を吐出液のはみ出しを防止するバンク層として利用することができる。

【 0 0 1 3 】本発明において、前記対向電極は、たとえ

ばアルカリ金属含有アルミニウム膜から構成され、このような膜で対向電極を構成した場合には、水分などが拡散、透過していく可能性が高いことから、保護膜を形成した効果が顕著である。

【0014】本発明において、前記保護膜は、シリコン窒化膜などの絶縁膜で構成してもよいが、高融点金属あるいはその合金などの導電膜から構成してもよい。また、前記保護膜を純アルミニウム膜、シリコン含有アルミニウム膜、銅含有アルミニウム膜などの導電膜から構成してもよい。さらには、前記保護膜を導電膜と絶縁膜との2層構造としてもよい。対向電極に積層される保護膜を導電膜で形成した場合には、対向電極の電氣的抵抗を低下させたのと同様な効果を得ることができる。また、前記の有機半導体膜の形成領域を区画する厚い絶縁膜を形成した場合にこの絶縁膜が形成する大きな段差によって、その上層側に形成される対向電極に断線が発生させるおそれがあるが、対向電極に積層される保護膜を導電膜で形成した場合には、かかる導電膜によって冗長配線構造が形成されるので、対向電極の断線を防止することができる。それ故、アクティブマトリクス型表示装置において、有機半導体膜の周りに厚い絶縁膜を形成して寄生容量などを抑えたとしても、絶縁膜の上層に形成する対向電極に断線が発生しないので、アクティブマトリクス型表示装置の表示品質および信頼性を向上することができる。

【0015】本発明では、前記導通制御回路は、前記走査信号がゲート電極に供給される第1のTFT、および該第1のTFTを介してゲート電極が前記データ線に接続する第2のTFTを備え、該第2のTFTと前記薄膜発光素子は、前記データ線および走査線とは別に構成された駆動電流供給用の共通給電線と前記対向電極との間に直列に接続していることが好ましい。すなわち、導通制御回路を1つTFTと保持容量で構成することも可能ではあるが、表示品位を高くするという観点からすれば各画素の導通制御回路を2つのTFTと保持容量で構成することが好ましい。

【0016】

【発明の実施の形態】図面を参照して、本発明の実施の形態を説明する。なお、以下の説明において、図4ないし図6を参照して説明した要素と共通する部分には同一の符号を付してある。

【0017】（全体構成）図1は、アクティブマトリクス型表示装置の全体のレイアウトを模式的に示すブロック図である。図2は、それに構成されている画素の1つを抜き出して示す平面図、図3（A）、（B）、（C）はそれぞれ図2のA-A'断面図、B-B'断面図、およびC-C'断面図である。

【0018】図1に示すアクティブマトリクス型表示装置1では、その基体たる透明基板10の中央部分が表示部11とされている。透明基板10の外周部分のうち、

データ線s i gの端部には画像信号を出力するデータ側駆動回路3が構成され、走査線g a t eの端部には走査信号を出力する走査側駆動回路4が構成されている。これらの駆動回路3、4では、N型のTFTとP型のTFTとによって相補型TFTが構成され、この相補型TFTは、シフトレジスタ回路、レベルシフト回路、アナログスイッチ回路などを構成している。表示部11では、アクティブマトリクス型液晶表示装置のアクティブマトリクス基板と同様、透明基板10上に、複数の走査線g a t eと、該走査線g a t eの延設方向に対して交差する方向に延設された複数のデータ線s i gとによって、複数の画素7がマトリクス状に構成されている。

【0019】各々の画素7には、走査線g a t eを介して走査信号が供給される導通制御回路50と、この導通制御回路50を介してデータ線s i gから供給される画像信号に基づいて発光する薄膜発光素子40とが構成されている。ここに示す例においては、導通制御回路50は、走査線g a t eを介して走査信号がゲート電極に供給される第1のTFT20と、この第1のTFT20を介してデータ線s i gから供給される画像信号を保持する保持容量c a pと、この保持容量c a pによって保持された画像信号がゲート電極に供給される第2のTFT30とから構成されている。第2のTFT30と薄膜発光素子40とは、詳しくは後述する対向電極o pと共通給電線c o mとの間に直列に接続している。

【0020】このような構成のアクティブマトリクス型表示装置1では、図2および図3（A）、（B）に示すように、いずれの画素7においても、島状の半導体膜（シリコン膜）を利用して第1のTFT20および第2のTFT30が形成されている。

【0021】第1のTFT20は、ゲート電極21が走査線g a t eの一部として構成されている。第1のTFT20は、ソース・ドレイン領域の一方に第1層間絶縁膜51のコンタクトホールを介してデータ線s i gが電氣的に接続し、他方にはドレイン電極22が電氣的に接続している。ドレイン電極22は、第2のTFT30の形成領域に向けて延設されており、この延設部分には第2のTFT30のゲート電極31が第1の層間絶縁膜51のコンタクトホールを介して電氣的に接続している。

【0022】第2のTFT30のソース・ドレイン領域の一方には、第1の層間絶縁膜51のコンタクトホールを介して、データ線s i gと同時に形成された中継電極35が電氣的に接続し、この中継電極35には第2の層間絶縁膜52のコンタクトホールを介して薄膜発光素子40のITO膜からなる透明な画素電極41が電氣的に接続している。

【0023】図2および図3（B）、（C）からわかるように、画素電極41は各画素7毎に独立して形成されている。画素電極41の上層側には、ポリフェニレンビニレン（PPV）などからなる有機半導体膜43、およ

バリチウムなどのアルカリ金属を含有するアルミニウム、カルシウムなどの金属膜からなる対向電極  $op$  がこの順に積層され、薄膜発光素子 4 0 が構成されている。有機半導体膜 4 3 は各画素 7 に形成されているが、複数の画素 7 に跨がってストライプ状に形成される場合もある。対向電極  $op$  は、表示部 1 1 全体と、少なくとも端子 1 2 が形成されている部分の周囲を除いた領域に形成されている。

【 0 0 2 4 】なお、薄膜発光素子 4 0 としては、正孔注入層を設けて発光効率（正孔注入率）を高めた構造、電子注入層を設けて発光効率（電子注入率）を高めた構造、正孔注入層および電子注入層の双方を形成した構造を採用することもできる。

【 0 0 2 5 】再び、図 2 および図 3 ( A ) において、第 2 の TFT 3 0 のソース・ドレイン領域のもう一方には、第 1 の層間絶縁膜 5 1 のコンタクトホールを介して共通給電線  $com$  が電氣的に接続している。共通給電線  $com$  の延設部分 3 9 は、第 2 の TFT 3 0 のゲート電極 3 1 の延設部分 3 6 に対して、第 1 の層間絶縁膜 5 1 を誘電体膜として挟んで対向し、保持容量  $cap$  を構成している。

【 0 0 2 6 】このように構成したアクティブマトリクス型表示装置 1 では、走査信号によって選択されて第 1 の TFT 2 0 がオン状態になると、データ線  $sig$  からの画像信号が第 1 の TFT 2 0 を介して第 2 の TFT 3 0 のゲート電極 3 1 に印加されるとともに、画像信号が第 1 の TFT 2 0 を介して保持容量  $cap$  に書き込まれる。その結果、第 2 の TFT 3 0 がオン状態になると、対向電極  $op$  および画素電極 4 1 をそれぞれ負極および正極として電圧が印加され、印加電圧がしきい値電圧を越えた領域で有機半導体膜 4 3 に流れる電流（駆動電流）が急激に増大する。従って、発光素子 4 0 は、エレクトロルミネッセンス素子あるいは LED 素子として発光し、発光素子 4 0 の光は、対向電極  $op$  に反射されて透明な画素電極 4 1 および透明基板 1 0 を透過して出射される。このような発光を行うための駆動電流は、対向電極  $op$ 、有機半導体膜 4 3、画素電極 4 1、第 2 の TFT 3 0、および共通給電線  $com$  から構成される電流経路を流れるため、第 2 の TFT 3 0 がオフ状態になると、流れなくなる。但し、第 2 の TFT 3 0 のゲート電極は、第 1 の TFT 2 0 がオフ状態になっても、保持容量  $cap$  によって画像信号に相当する電位に保持されるので、第 2 の TFT 3 0 はオン状態のままである。それ故、発光素子 4 0 には駆動電流が流れ続け、この画素は点灯状態のままである。この状態は、新たな画像データが保持容量  $cap$  に書き込まれて、第 2 の TFT 3 0 がオフ状態になるまで維持される。

【 0 0 2 7 】（薄膜発光素子の保護構造）このように、薄膜発光素子 4 0 を用いたアクティブマトリクス型表示装置 1 は、透明基板 1 0 自体に対向電極  $op$  が積層され

ているので、アクティブマトリクス型液晶表示装置と相違して、対向基板を重ねる必要がないという大きな利点がある。しかし、薄膜発光素子 4 0 には、薄い対向電極  $op$  を拡散、透過して水分や酸素が侵入してくるおそれがある。特に、本形態では、薄膜発光素子 4 0 での電子注入効率を高めてその駆動電圧を下げることを目的に、対向電極  $op$  としてリチウムなどのアルカリ金属を含有するアルミニウム膜が用いられ、このアルカリ金属含有アルミニウム膜は、純アルミニウムに比較して水分や酸素を拡散、透過しやすいことが考えられる。すなわち、アルカリ金属含有アルミニウム膜は、純アルミニウム膜、シリコン含有アルミニウム膜、銅含有アルミニウム膜に比較して靱性に乏しく、応力がかかったときに破断しやすいので、クラックなどを介して、水分や酸素が侵入するおそれがある。また、アルカリ金属含有アルミニウム膜の破断面は柱状組織を示し、組織間を水分や酸素が拡散、透過しやすいと考えられる。

【 0 0 2 8 】そこで、本形態では、対向電極  $op$  の上層に純アルミニウムからなる保護膜 6 0 を形成してある。この純アルミニウムからなる保護膜 6 0 は、多少の応力では破断しない靱性を有するので、水分や酸素の侵入経路となるクラックが発生しない。また、純アルミニウムは、その破断面において、アルカリ金属含有アルミニウム膜のような柱状組織を示しておらず、組織間を水分や酸素が透過、侵入するおそれもない。それ故、本形態のアクティブマトリクス型表示装置 1 は、薄膜発光素子 4 0 を水分等から保護することができるので、薄膜発光素子 4 0 に発光効率の低下、駆動電圧の上昇（しきい値電圧の高電圧側へのシフト）、信頼性の低下などが発生しない。また、このような純アルミニウム膜からなる保護膜 6 0 であれば、半導体プロセスを利用して容易に形成できるので、アクティブマトリクス型表示装置 1 の製造コストを高めることがない。それ故、薄膜発光素子 4 0 を用いたアクティブマトリクス型表示装置 4 0 の利点である対向基板を被せる必要がないという利点をそのままにして、アクティブマトリクス型表示装置 1 の信頼性を向上させることができる。

【 0 0 2 9 】また、保護膜 6 0 で薄膜発光素子 4 0 を保護するので、対向電極  $op$  に用いる材料としては、薄膜発光素子 4 0 の発光効率や駆動電圧などの面からその材質を選択すればよく、薄膜発光素子 4 0 を保護する性能が高いものに限定されないという利点もある。

【 0 0 3 0 】さらに、本形態では、対向電極  $op$  に積層される保護膜 6 0 を純アルミニウム膜からなる導電膜で形成したので、対向電極  $op$  の電氣的抵抗を低下させたのと同様な効果を得ることができる。

【 0 0 3 1 】（バンク層の構造）このように構成したアクティブマトリクス型表示装置 1 において、本形態では、データ線  $sig$  には大きな容量が寄生することを防止するため、図 1、図 2、および図 3 ( A )、( B )、

(C) に示すように、データ線 s i g および走査線 g a t e に沿って、レジスト膜あるいはポリイミド膜からなる厚い絶縁膜（バンク層 b a n k / 左下がりの斜線を広いピッチで付した領域）を設け、このバンク層 b a n k の上層側に対向電極 o p を形成してある。このため、データ線 s i g と対向電極 o p との間には、第 2 の層間絶縁膜 5 2 と厚いバンク層 b a n k が介在しているので、データ線 s i g に寄生する容量が極めて小さい。それ故、駆動回路 3、4 の負荷を低減でき、低消費電力化あるいは表示動作の高速化を図ることができる。

【 0 0 3 2 】 また、図 1 に示すように、透明基板 1 0 の周辺領域（表示部 1 1 の外側領域）にもバンク層 b a n k （形成領域に斜線を付してある。）を形成する。従って、データ側駆動回路 3 および走査側駆動回路 4 はいずれも、バンク層 b a n k によって覆われている。対向電極 o p は少なくとも表示部 1 1 に形成され、駆動回路の形成領域に形成される必要はない。しかし、対向電極 o p は通常、マスクパツタで形成されるため、合わせ精度が悪く、対向電極 o p と駆動回路とが重なることがある。このように駆動回路の形成領域に対して対向電極 o p が重なる状態にあっても、駆動回路の配線層と対向電極 o p との間にバンク層 b a n k が介在することになるので、駆動回路 3、4 に容量が寄生することを防止できる。このため、駆動回路 3、4 の負荷を低減でき、低消費電力化あるいは表示動作の高速化を図ることができる。

【 0 0 3 3 】 さらに、本形態では、画素電極 4 1 の形成領域のうち、導通制御回路 5 0 の中継電極 3 5 と重なる領域にもバンク層 b a n k が形成されている。このため、中継電極 3 5 と重なる領域には有機半導体膜 4 3 が形成されない。すなわち、画素電極 4 1 の形成領域のうち、平坦な部分のみに有機半導体膜 4 3 が形成されるので、有機半導体膜 4 3 は一定の膜厚で形成され、表示むらを起こさない。また、中継電極 3 5 と重なる領域にバンク層 b a n k がないと、この部分でも対向電極 o p との間に駆動電流が流れて有機半導体膜 4 3 が発光する。しかし、この光は中継電極 3 5 と対向電極 o p との間に挟まれて外に出射されず、表示に寄与しない。かかる表示に寄与しない部分で流れる駆動電流は、表示という面からみて無効電流といえる。しかるに本形態では、従来ならこのような無効電流が流れるはずの部分にバンク層 b a n k を形成し、そこに駆動電流が流れることを防止するので、共通給電線 c o m に無駄な電流が流れることが防止できる。それ故、共通給電線 c o m の幅はその分、狭くてよい。その結果として、発光面積を増すことができ、輝度、コントラスト比などの表示性能を向上させることができる。

【 0 0 3 4 】 ここで、厚いバンク層 b a n k を形成した場合には、図 3 に示すように、このバンク層 b a n k が形成する大きな段差 b b によって、その上層側に形成さ

れる対向電極 o p に断線が発生させるおそれがある。しかるに本形態では、対向電極 o p に積層される保護膜 6 0 を導電膜で形成してあるので、かかる導電膜（保護膜 6 0）によって冗長配線構造が構成されている。従って、厚いバンク層 b a n k を形成して寄生容量などを抑えたとしても、バンク層 b a n k の上層に形成する対向電極 o p に断線が発生しないので、アクティブマトリクス型表示装置 1 の表示品質および信頼性を向上することができる。

10 【 0 0 3 5 】 なお、バンク層 b a n k を黒色のレジストによって形成すると、バンク層 b a n k はブラックマトリクスとして機能し、コントラスト比などの表示の品位が向上する。すなわち、本形態に係るアクティブマトリクス型表示装置 1 では、対向電極 o p が透明基板 1 0 の表面側において画素 7 の全面に形成されるため、対向電極 o p での反射光がコントラスト比を低下させる。しかるに寄生容量を防止する機能を担うバンク層 b a n k を黒色のレジストで構成すると、バンク層 b a n k はブラックマトリクスとしても機能し、対向電極 o p からの反射光を遮るので、コントラスト比が向上する。

20 【 0 0 3 6 】 （アクティブマトリクス型表示装置の製造方法）このように形成したバンク層 b a n k は、有機半導体膜 4 3 の形成領域を囲むように構成されているので、アクティブマトリクス型表示装置の製造工程では、インクジェットヘッドから吐出した液状の材料（吐出液）から有機半導体膜 4 3 を形成する際に吐出液をせき止め、吐出液が側方にはみ出すことを防止する。なお、以下に説明するアクティブマトリクス型表示装置 1 の製造方法において、透明基板 1 0 上に第 1 の T F T 2 0 および第 2 の T F T 3 0 を製造するまでの工程は、液晶アクティブマトリクス型表示装置 1 のアクティブマトリクス基板を製造する工程と略同様であるため、図 3

（A）、（B）、（C）を参照してその概略を簡単に説明する。

【 0 0 3 7 】 まず、透明基板 1 0 に対して、必要に応じて、T E O S（テトラエトキシシラン）や酸素ガスなどを原料ガスとしてプラズマ C V D 法により厚さが約 2 0 0 0 ~ 5 0 0 0 オングストロームのシリコン酸化膜からなる下地保護膜（図示せず。）を形成した後、下地保護膜の表面にプラズマ C V D 法により厚さが約 3 0 0 ~ 7 0 0 オングストロームのアモルファスのシリコン膜からなる半導体膜を形成する。次にアモルファスのシリコン膜からなる半導体膜に対して、レーザアニールまたは固相成長法などの結晶化工程を行い、半導体膜をポリシリコン膜に結晶化する。

【 0 0 3 8 】 次に、半導体膜をパターニングして島状の半導体膜とし、その表面に対して、T E O S（テトラエトキシシラン）や酸素ガスなどを原料ガスとしてプラズマ C V D 法により厚さが約 6 0 0 ~ 1 5 0 0 オングストロームのシリコン酸化膜または窒化膜からなるゲート絶



縁膜 5 7 を形成する。

【 0 0 3 9 】次に、アルミニウム、タンタル、モリブデン、チタン、タングステンなどの金属膜からなる導電膜をスパッタ法により形成した後、パターニングし、ゲート電極 2 1、3 1、およびゲート電極 3 1 の延設部分 3 6 を形成する（ゲート電極形成工程）。この工程では走査線 gate も形成する。

【 0 0 4 0 】この状態で、高濃度のリンイオンを打ち込んで、ゲート電極 2 1、3 1 に対して自己整合的にソース・ドレイン領域を形成する。なお、不純物が導入されなかった部分がチャネル領域となる。

【 0 0 4 1 】次に、第 1 の層間絶縁膜 5 1 を形成した後、各コンタクトホールを形成し、次に、データ線 sig、ドレイン電極 2 2、共通給電線 com、共通給電線 com の延設部分 3 9、および中継電極 3 5 を形成する。その結果、第 1 の TFT 2 0、第 2 の TFT 3 0、および保持容量 cap が形成される。

【 0 0 4 2 】次に、第 2 の層間絶縁膜 5 2 を形成し、この層間絶縁膜には、中継電極 3 5 に相当する部分にコンタクトホール形成する。次に、第 2 の層間絶縁膜 5 2 の表面全体に ITO 膜を形成した後、パターニングし、コンタクトホールを介して第 2 の TFT 3 0 のソース・ドレイン領域に電氣的に接続する画素電極 4 1 を画素 7 毎に形成する。

【 0 0 4 3 】次に、第 2 の層間絶縁膜 5 2 の表面側にレジスト層を形成した後、このレジストを走査線 gate およびデータ線 sig に沿って残すようにパターニングし、バンク層 bank を形成する。このとき、データ線 sig に沿って残すレジスト部分は共通給電線 com を覆うように幅広とする。その結果、発光素子 4 0 の有機半導体膜 4 3 を形成すべき領域はバンク層 bank に囲まれる。

【 0 0 4 4 】次に、バンク層 bank でマトリクス状に区画された領域内にインクジェット法を利用して R、G、B に対応する各有機半導体膜 4 3 を形成していく。それには、バンク層 bank の内側領域に対してインクジェットヘッドから、有機半導体膜 4 3 を構成するための液状の材料（前駆体）を吐出し、それをバンク層 bank の内側領域で定着させて有機半導体膜 4 3 を形成する。ここで、バンク層 bank はレジストから構成されているため、撥水性である。これに対して、有機半導体膜 4 3 の前駆体は親水性の溶媒を用いているため、有機半導体膜 4 3 の塗布領域はバンク層 bank によって確実に規定され、隣接する画素 7 にはみ出ることがない。それ故、有機半導体膜 4 3 などを所定領域内だけに形成できる。この工程において、インクジェットヘッドから吐出した前駆体は表面張力の影響で約 2  $\mu\text{m}$  ないし約 4  $\mu\text{m}$  の厚さに盛り上がるため、バンク層 bank は約 1  $\mu\text{m}$  ないし約 3  $\mu\text{m}$  の厚さが必要である。なお、定着した後の有機半導体膜 4 3 の厚さは約 0. 0 5  $\mu\text{m}$  から約

0. 2  $\mu\text{m}$  である。なお、予めバンク層 bank からなる隔壁が 1  $\mu\text{m}$  以上の高さであれば、バンク層 bank が撥水性でなくても、バンク層 bank は隔壁として十分に機能する。かかる厚いバンク層 bank を形成しておけば、インクジェット法に代えて、塗布法で有機半導体膜 4 3 を形成する場合でもその形成領域を規定できる。

【 0 0 4 5 】しかる後には、透明基板 1 0 の略全面に対向電極 op を形成し、さらに対向電極 op の上層に保護膜 6 0 を積層する。保護膜 6 0 は、約 2 0 0 0 オングストローム～1  $\mu\text{m}$  の厚さがあれば、充分耐湿性を確保することができる。

【 0 0 4 6 】このような製造方法によれば、インクジェット法を利用して所定の領域に R、G、B に対応する各有機半導体膜 4 3 を形成していけるので、フルカラーのアクティブマトリクス型表示装置 1 を高い生産性で製造できる。

【 0 0 4 7 】なお、図 1 に示すデータ側駆動回路 3 や走査側駆動回路 4 にも TFT が形成されるが、これらの TFT は前記の画素 7 に TFT を形成していく工程の全部あるいは一部を援用して行われる。それ故、駆動回路を構成する TFT も、画素 7 の TFT と同一の層間に形成されることになる。また、前記第 1 の TFT 2 0、および第 2 の TFT 3 0 については、双方が N 型、双方が P 型、一方が N 型で他方が P 型のいずれでもよいが、このようないずれの組合せであっても周知の方法で TFT を形成していけるので、その説明を省略する。

【 0 0 4 8 】〔その他の実施の形態〕なお、上述の実施例と同様な方法で形成し、保護膜 6 0 としては、純アルミニウム膜以外にも、水分や酸素の透過が少ない導電膜であれば、シリコン含有アルミニウム膜や銅含有アルミニウム膜の金属膜、あるいはその他の金属を用いることができる。また、保護膜 6 0 としては、高融点金属、あるいはその合金等を用いることができる。さらに、保護膜 6 0 としてはシリコン窒化膜などの絶縁膜を用いた場合にも、薄膜発光素子 4 0 の劣化を防止することができる。さらにまた、保護膜 6 0 は絶縁膜と導電膜との二層構造にしてもよく、この場合には、対向電極 op に対して導電膜を積層すれば、前記の冗長配線構造を実現できる。いずれの場合でも、保護膜は約 2 0 0 0 オングストローム～1  $\mu\text{m}$  程度であれば、充分耐湿性を確保することができる。

【 0 0 4 9 】また、バンク層 bank（絶縁膜）についてはレジスト膜、ポリイミド膜などの有機材料から構成した場合には厚い膜を容易に形成できるが、バンク層 bank（絶縁膜）を CVD 法あるいは SOG 法で成膜したシリコン酸化膜あるいはシリコン窒化膜などの無機材料から構成した場合には、有機半導体膜 4 3 と接触した状態にあっても有機半導体膜 4 3 の変質を防止することができる。

【0050】さらに、保持容量capについては共通給電線comとの間に形成した構造の他、走査線gateと並列に形成した容量線との間に形成してもよく、また、第1のTFT20のドレイン領域と、第2のTFT30のゲート電極31とを利用した構造でもよい。

【0051】

【発明の効果】以上説明したように、本発明に係るアクティブマトリクス型表示装置では、薄膜発光素子の対向電極の上層側には保護膜が形成されているので、薄膜発光素子を水分等から保護することができる。従って、薄膜発光素子が劣化するおそれがない。また、このような保護膜は、半導体プロセスを利用して容易に形成できるので、アクティブマトリクス型表示装置の製造コストを高めることがない。それ故、薄膜発光素子を用いたアクティブマトリクス型表示装置の利点である対向基板を被せる必要がないという利点をそのままにして、アクティブマトリクス型表示装置の信頼性を向上させることができる。さらに、保護膜で薄膜発光素子を保護するので、対向電極に用いる材料としては、薄膜発光素子の発光効率や駆動電圧などの面からその材質を選択すればよく、

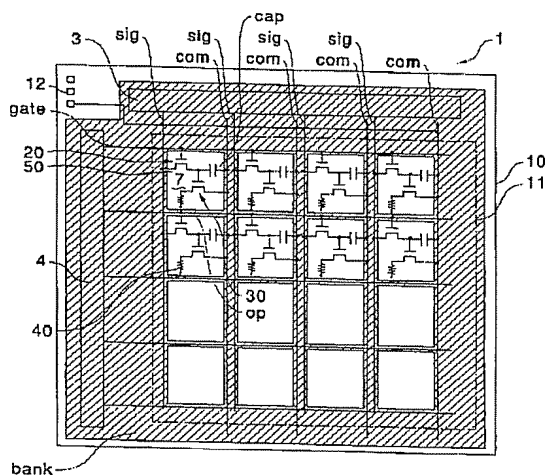
【図面の簡単な説明】

【図1】本発明を適用したアクティブマトリクス型表示装置の全体のレイアウトを模式的に示すブロック図である。

【図2】図1に示すアクティブマトリクス型表示装置に構成されている画素の1つを抜き出して示す平面図である。

【図3】(A)、(B)、(C)はそれぞれ、図2のA-A'断面図、B-B'断面図、およびC-C'断面図

【図1】



である。

【図4】従来のアクティブマトリクス型表示装置の全体のレイアウトを模式的に示すブロック図である。

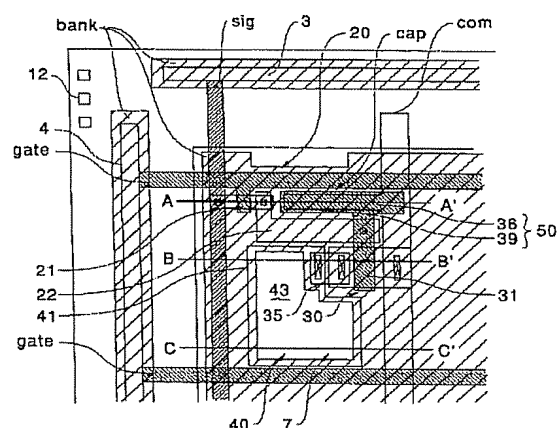
【図5】図4に示すアクティブマトリクス型表示装置に構成されている画素の1つを抜き出して示す平面図である。

【図6】(A)、(B)、(C)はそれぞれ、図5のA-A'断面図、B-B'断面図、およびC-C'断面図である。

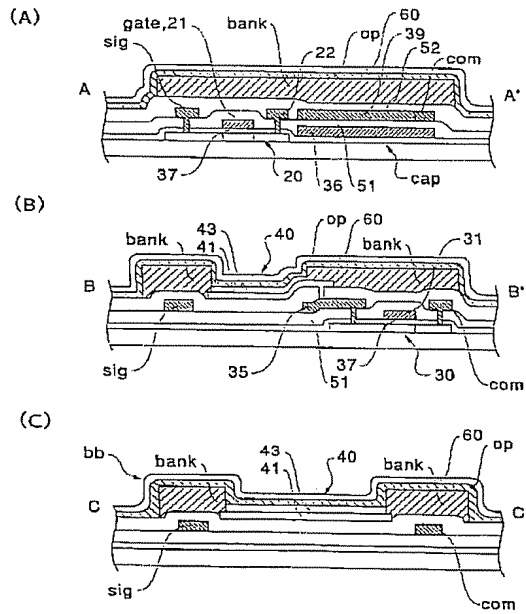
【符号の説明】

1	アクティブマトリクス型表示装置
2	表示部
3	データ側駆動回路
4	走査側駆動回路
7	画素
10	透明基板
12	端子
20	第1のTFT
21	第1のTFTのゲート電極
30	第2のTFT
31	第2のTFTのゲート電極
40	発光素子
41	画素電極
43	有機半導体
60	保護膜
bank	バンク層（絶縁膜）
cap	保持容量
com	共通給電線
gate	走査線
op	対向電極
sig	データ線

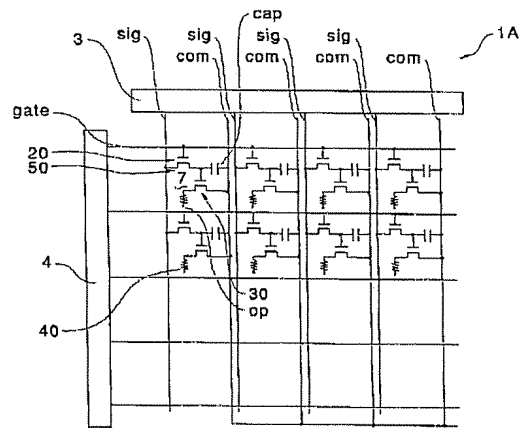
【図2】



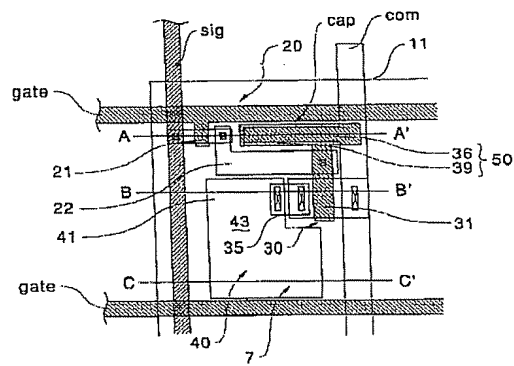
【図 3】



【図 4】



【図 5】



【図 6】

